

晶圓級探針卡簡介

台北科技大學機電整合研究所 黃榮堂 賴文雄

本文介紹一種以微機電技術 (MEMS) 為基礎製作「可含有力回饋高精度垂直式探針卡」與「高頻 GSG 探針」的方法，應用的範圍著重於晶圓裸晶 (die or chip) 的測試，以減少 bad die 完成封裝後所造成損失。其特徵為使用多層式厚光阻並使用電鑄方法，配合微裝配製作高密度、高精度的垂直式探針卡 (Vertical Probe Card)，使得高單價的精密探針卡藉由製程的改變因而降低其價格。

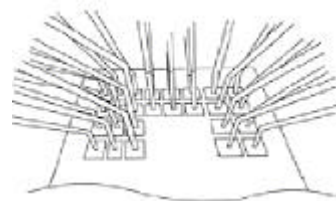
一、前言

晶圓針測技術隨著半導體製程技術一直演變，也不斷的被使用當中^{[1]、[2]}，使得裸晶在切割之後未完成封裝前，可測試其品質，避免不良品封裝成本。近年來半導體製程技術突飛猛進，超前摩爾定律預估法則好幾年，現階段電晶體通道 (Channel Length) 已由 0.15 演進至 0.13 微米到現在最新的 90 奈米製程，IC 體積越來越小、功能越來越強、腳數越來越多，沿用傳統 epoxy ring^[2] 探針卡組裝進行晶片測試已不敷現實所需，取而代之的高密度垂直式探針卡 (High Density Vertical Probe Card) 的需求量已漸漸展露。

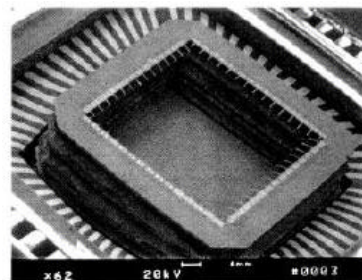
目前產品講求輕薄短小，為了降低晶片封裝所佔的面積與改善 IC 效能，現階段 Flip Chip (覆晶) 方式封裝普遍被應用於繪圖 IC、晶片組的 MCM (Multi Chip Module) 封裝，或者是記憶體產品或 CPU 封裝。這些高階封裝方式單價高昂，如果能在封裝前進行晶片測試，發現有 bad die (不良品) 存在晶圓當中，即進行標記，直到後段封裝製程前將這些標記的不良品捨棄，可省下不必要的封裝成本。

探針卡主要目的是將探針卡上的探針直接與晶片上的錫墊 (pad) 或凸塊 (bump) 直

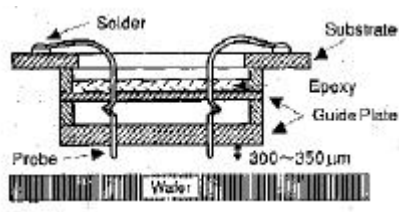
接接觸，引出晶片訊號，再配合周邊測試儀器與軟體控制達到自動化量測的目的。依探針排列方式可區分為水平式與垂直式探針卡。水平式依探針排序又可區分為陣列式 (如圖 1 所示) 與邊緣式 (如圖 2 所示); 至於第三種樣式的垂直式探針卡 (如圖 3 所示) 類似陣列式探針卡，區別在於垂直式探針卡具有更密的探針排列，容許更多的錫墊或凸塊的使用場合，垂直式排列可擁有更高的探針排列密度，同時間可以進行多組晶片測試等優點。



(圖 1) 水平陣列式探針卡



(圖 2) 水平邊緣式探針卡^[6]



(圖 3) 垂直式探針卡^[3]

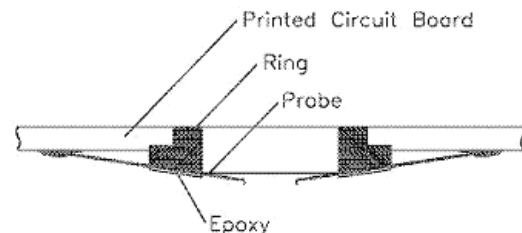
依探針製作流程不同可分成傳統機械加工與微機電製程兩部分，後者製程具有更高優勢，可以改善探針微細化、共面度、精度等問題。目前市售垂直式探針卡，均無法達到偵測每根探針力量的功能，探針垂直式排列，無法使用由上而下觀測探針接觸情形，改善的方法可藉助探針力量回饋或改良影像辨識系統，以確保所有探針的接觸狀況都是理想的。基於以上考量，目前本實驗室已經著手製作可含有力量回饋的垂直式探針卡，應用微機電製程來改良目前市售探針卡。

探針材料的選用，必須搭配晶片錫墊或凸塊材質來決定，一般常見的探針金屬常採用鎢(W)、鈹銅(BeCu)與鈀(Pd)合金(Palladium alloy)等。鎢具有高強度可以輕易刺破錫墊與凸塊氧化鋁層，降低接觸阻抗，可是具有破壞性，不適用於薄膜的測試場合；鈹銅合金一般應用在鍍金的晶片錫墊或凸塊，提供比鎢更低的接觸阻抗，但是探針硬度沒有比鎢來得佳，因此磨耗比較快速；至於鈀合金性質類似於鈹銅合金，可以比鎢更低接觸阻抗，最大的優點是可以用電鍍方式來製作探針。

二、近年來探針卡相關研究

1. epoxy ring 水平式探針卡

最早的探針卡發展於 1969 年被稱為 Needles/Epoxy ring 探針卡^[2] (如圖 4 所示)，而至今此型的探針卡仍然被使用著，此型的探針卡乃是以 epoxy ring 技術，把數十根至數百根的探針以手工的方式且須依據測試的晶片錫墊的位置，將探針安置於探針卡上。兩探針間的最小距離可做到 125 μm，而最大的測試錫墊可高達 500 個。

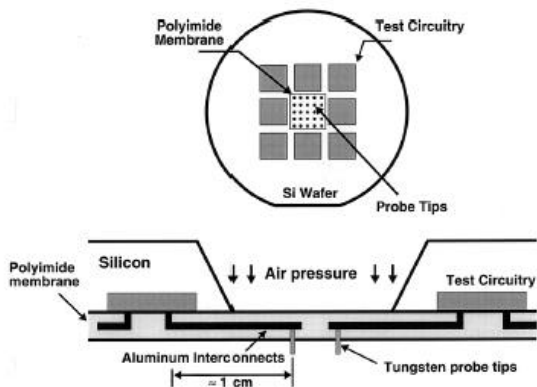


(圖 4) 水平式 epoxy ring 探針卡剖面圖

摘錄：<http://www.jemam.com/products1.html>

2. 薄膜式水平式探針卡

隨著晶片設計越來越小，傳統 epoxy ring 組裝技術必須依賴人工，並且共面度與精度無法與薄膜式探針卡比擬。最早導入微影技術製作探針卡發展於 1988 年^[2]，配合測試晶片錫墊的位置，設計凸塊與傳輸線路於薄膜上，此型式仍然以陣列的方式排列，探針間的距離可以做到近 100 μm 左右^[2]。應用微影技術代替機械加工製造的薄膜式探針卡^{[4]、[5]} (如圖 5 所示)，可以使薄膜上的探針共面度一致。



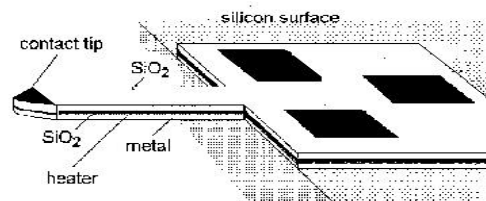
(圖 5) 薄膜式探針卡結構圖

此型式探針卡是用矩陣 (Array) 的方式來編排，探針直接作在薄膜 (Polyimide) 裡面，整個薄膜的最大厚度約 $3.7\mu\text{m}$ 。測試晶片時，探針接觸到錫墊，但是我們無法確定所有的探針是否有接觸到，因此內部必須通入壓力氣體，間接使得探針緊密接觸表面。探針接觸電阻值高低會隨著氣體壓力而變化，當晶片更複雜並且接觸點增加及受到接觸表面為非共面的影響時，例如不均勻的凸塊，探針接觸共面度就會有很大的問題，導致晶片各點接觸力不均，甚至發生某些接觸點因落差過大無法接觸的狀況發生，而且每一個 I/O 錫墊編排必須符合特定晶片的設計；此皆造成探針卡的製造成本增加。

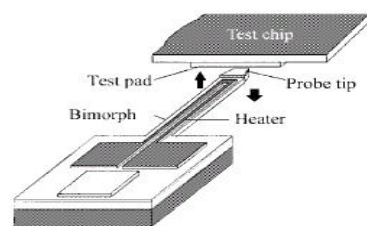
3. 微熱制動探針卡

探針本體為為複合材料雙壓電結構(如圖 6 所示)^[6]，像是三明治一樣，是由兩種膨脹係數材料所構成，中間一層為加熱層。此探針主要的作用是，當加熱時，透過加熱層熱傳導，材料就有熱膨脹的效

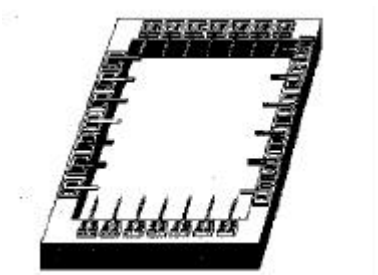
應，結構就會產生上、下的作動，並且產生作用力，而壓在晶圓上晶片的錫墊上(如圖 7 所示)。此型探針卡結構如圖 8 所示，其結構為懸臂式的探針，懸臂長通常約為 $200\sim 500\mu\text{m}$ ，寬通常約為 $30\sim 60\mu\text{m}$ ，中間加熱層 (Heater) 的寬度通常約為 $7\sim 20\mu\text{m}$ 之間。



(圖 6) 探針的結構



(圖 7) 加熱層通電後懸臂上下移動

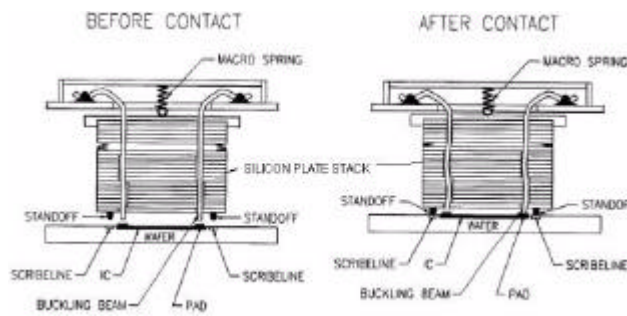


(圖 8) 利用微熱致動的探針卡結構圖

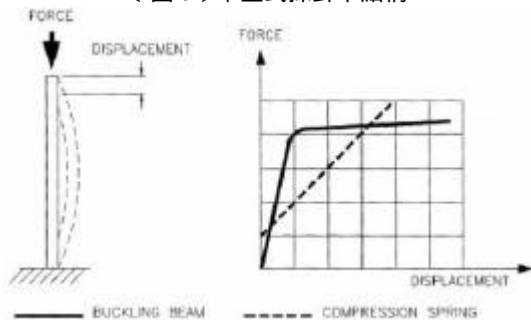
4. 垂直式探針卡

探針：鈹銅（Copper beryllium）

此型式的探針卡，是以裝配的方式來完成的，其結構如圖 9 所示^[7]。探針完全筆直，其變形的來源，為探針受力之後，超過結構的臨界荷重，就會產生挫屈（Buckling）的現象(如圖 10)所示，需要多層的矽基板堆疊（Silicon plate stack）在一起來支撐探針，以避免探針因受力過大，產生挫屈而破壞探針，探針材質使用鈹銅合金抽拉之後再進行熱處理。在測試時，會因探針的尺寸大小，決定行程 接觸力，及接觸電阻值。此型式探針卡，需要高技術裝配人才，技術層次非常高，以致造成整個探針卡製造成本提高。



（圖 9）筆直式探針卡結構

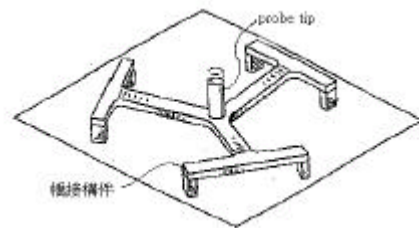


（圖 10）探針挫屈變形

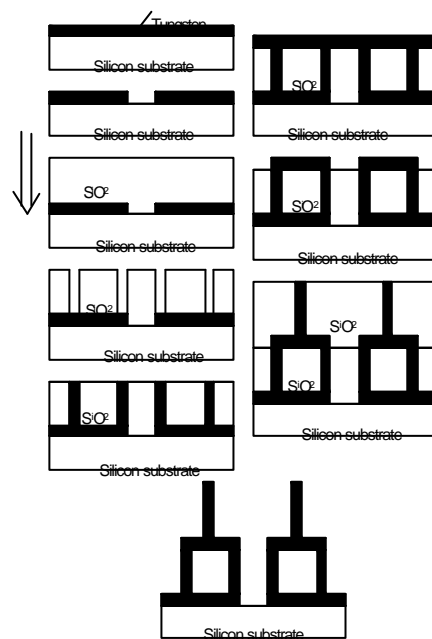
5. 橋接支持構件

探針：鎢

橋接支持構件由三臂式結構探針^[8](如圖 11 所示)，橋接構件大部分使用鎢或鎢合金製成。此探針卡主要用於 DRAM 和 SRAM 的晶片測試，其最多一次只能測試 16 dies，此橋接的探針卡，可以降低接觸電阻，並當探針和晶圓上晶片的錫墊的接觸電阻提供一穩定的（Stable）接觸電阻。製程如圖 12 所示^[9]。



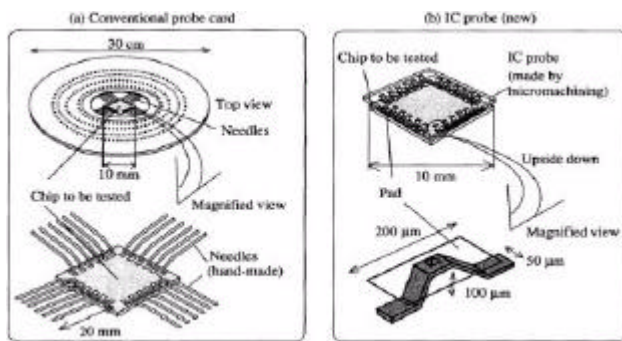
（圖 11）橋接式探針



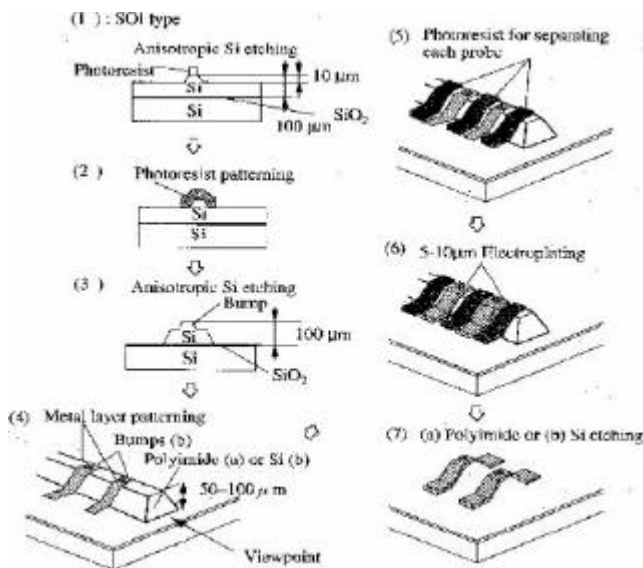
（圖 12）橋接式探針的製程

6. SOI 形式探針卡

探針以 SOI 為基材方式來製作的探針卡(如圖 13 所示^[10]), 探針製程以 SOI(Silicon on insulator)為基材來製作的探針, 主要的測試對象為 LSI 的晶片, 探針用電鍍的方式來成型, 而所選用的電鍍材料可以是 Pd、Au。製程如圖 14 所示。



(圖 13) 傳統探針卡與現代探針卡



(圖 14) 基材為 SOI 探針卡的製程

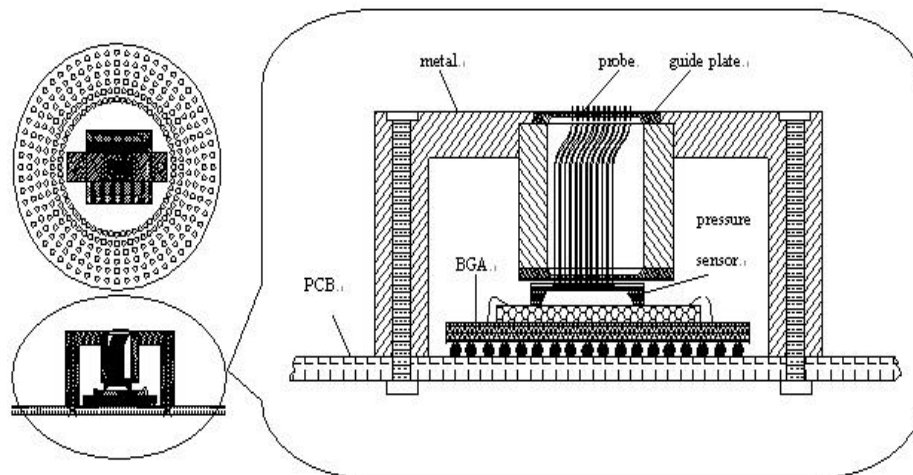
此型式探針測試時, 探針材料若為鈀 (Pd), 且探針的尺寸以圖 14 上的尺寸為主, 則探針和晶圓上晶片的錫墊的接觸電阻可達 0.37Ω 。

三、新型具有力量回饋垂直式探針卡

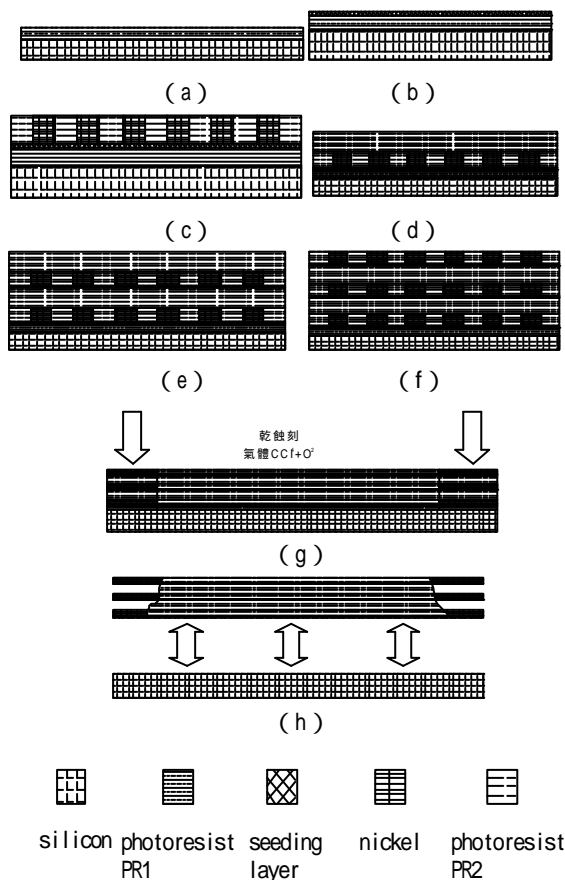
1. 探針卡的結構與設計考量

前面已經介紹目前工業界上常用的各種形式探針卡, 探針以 SOI 製程不同於傳統製作探針的方式, 可以大量批次生產探針, 或許可以大幅度的降低探針卡的生產成本與時間, 再配合電鍍的步驟來達到高精度微細探針的製作, 並且結合壓電材料, 使得每根探針具有壓力回饋的設計, 確保探針接觸力一致, 將不必要的影響因素降到最低, 提高測試結果可靠度。隨著 IC 錫墊密度越來越高, 順應晶片錫墊與凸塊不共平面的因素, 因此每根探針的設計必須具有彈性順應錫墊或凸塊的高度差, 改善晶片錫墊共面度不均的問題, 避免探針太大的接觸力差異性太大, 導致晶片破損或探針損壞。

可含有力量回饋垂直式探針卡(如圖 15 所示^[11]), 探針的製作方式主要使用多層厚膜光阻(Photo resist), 再進行曝光顯影(Lithography)等步驟, 完成探針外型形狀再進行電鍍, 製程步驟如圖 16 所示。



(圖 15) 垂直式探針卡結構



(圖 16) 微機電探針製程步驟

2. 探針製程步驟

步驟一：圖 16(a)所示，首先在 Silicon 基板上，先旋塗一層光阻或使用 SiO_2 ，當作探針脫離基材的犧牲層 (Sacrificial layer)。

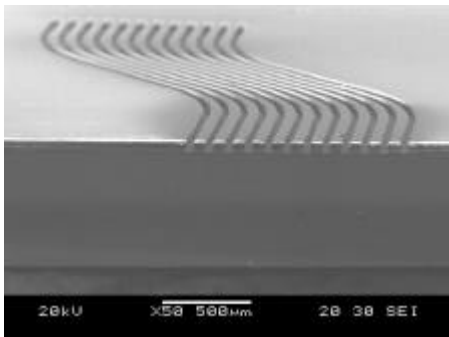
步驟二：圖 16(b)所示，在犧牲層上製作晶種層，(UBM, Under Bump Layer)，鉻 (Cr 200Å)，銅 (Cu 1000 Å)。再來旋塗厚光阻，厚度必須配合探針設計的厚度略高 1-2μm。

步驟三：圖 16(c)所示，在顯影完成出探針形狀的區域電鍍上金屬 (目前使用 Ni-Co 或鈹合金)，電鍍的高度必須高於光阻厚度。之後再利用化學機械研磨 (CMP)，將電鍍後不平的表面磨平至探針預先設計的厚度為止。圖 17 為顯影完成的光阻溝槽形狀，厚度 47μm。

步驟四：圖 16(d)所示，在研磨後的表面再旋塗一層光阻，當作探針與探針間間距。

步驟五：圖 16(e,f)所示，重覆以上步驟得到第二層及第三層探針。

步驟六：圖 16(g,h)所示，進行探針剝離程序。



(圖 17) 探針光阻層外型

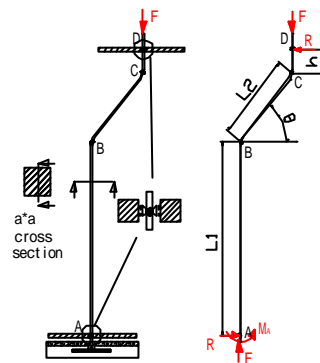
以上製程最大的特色為探針使用電鍍方式，使得探針材質選用必須配合能夠電鍍的金屬，另一方面探針外型設計成類彈簧結構，使其可以產生很好的撓屈度 (Compliance) 順應晶片表面非共平面的高度差，因此一旦電鍍材質改變，間接改變探針電性阻抗與彈性。前面文中所提到的微裝配不同於單根探針組裝，而是直接將整片的探針組直接裝配妥當再進行去光阻步驟，原先的光阻在裝配的同時也兼具固定位置的功能，完成組裝工作之後再將光阻去除，得到矩陣式的探針卡模組。

如果探針必須搭配力量回饋系統，將預先製作完成的矩陣排列式的壓阻材料，裝置在探針結構上方，當作接觸力感測器 (Contact force sensor)，一旦探針受到壓力擠壓透過壓阻材料傳遞探針受力情形。至

於探針接觸訊號的引出必須搭配 BGA 版當作探針與電路板中介的空間轉移器，接觸點由小轉大以利連接周邊測試機的連線接觸。

3. 探針外型設計

探針外型採用類彈簧形式設計，其主要的目的在於使得探針具有適當變形量，藉由施一適當力量，使得探針彈性變形順應非共平面的 IC 錫墊或是凸塊，確保所有錫墊或凸塊均有緊密接觸，確保穩定的接觸電阻，透過此概念完成探針結構基本知識。對於探針彈性結構，如圖 18 所示。



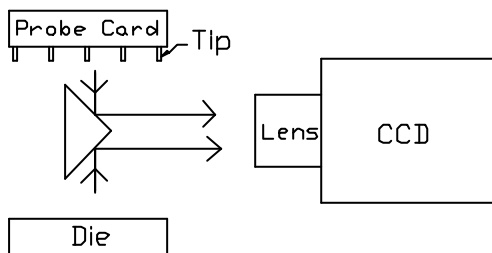
(圖 18) 探針受力變形

探針彈性變形選擇以卡氏第二定理 (Castigliano's second theorem) 推導出的單位負載法 (Unit-load method)^[12]，來解析探針結構的垂直變形量問題，探針變形量為 d ，公式 (1) 如下：

$$d = \frac{FL_2^3 \cos^2 \theta}{EI (h + L_2 \sin \theta + L_1)} \left\{ \frac{h}{6} - \frac{L_1}{3} \right\} \dots\dots(1)$$

四、垂直式探針卡測試機定位設計概述

垂直式探針卡的應用場合，機台的設計不同於傳統的水平式探針卡測試機，傳統水平式測試機均是透過 CCD 由上往下透過探針卡中間孔做觀測，一旦探針卡發展到垂直式，所有影像將被探針卡阻擋，CCD 觀測影像將無法穿透探針卡得到晶圓晶片的影像，導致對準的動作將面臨困難。當 CCD 影像無法穿透探針卡得到的時候，應用稜鏡半透光的原理(如圖 19 所示)，一部份來自探針的影像，另一部分來自晶片錁墊或凸塊的影像，兩者影像重疊完成對準步驟，移去稜鏡位置，位於上方探針卡即可往下或者晶圓往上進行接觸，解決垂直式探針無法觀察與對準的問題。

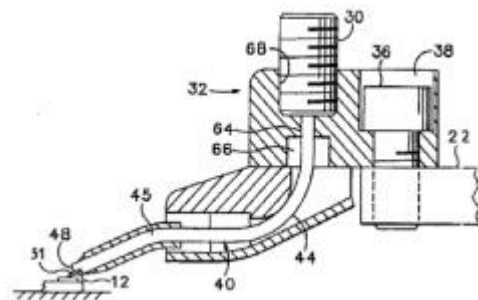


(圖 19) 垂直式探針卡定位對準

五、高頻 GSG 探針

高頻探針卡(Radio Frequency probe card)主要應用在高頻晶片測試的場合，為分析高頻晶片特性相當重要的媒介工具，通常高頻 IC 腳數都不會很多，不同於上述探針卡主要針對多腳數晶片的測試場合。再

者高頻探針的體積比起上述的探針卡大上許多，主要原因還是在於高頻探針需要製作阻抗匹配(Impedance matching)與訊號隔離，因此利用高頻探針可以量測高頻晶片 RF 電路的插入損耗(Insertion Loss)、反射損耗(Return Loss)等特性，並且高頻探針製作的精密度相對也要求很高，單價高昂且容許變形量相當小，因此操作上必須相當小心，規格分類主要依照量測頻率範圍與探針間距做區別。圖 20 為市售高頻探針結構圖^[12]。

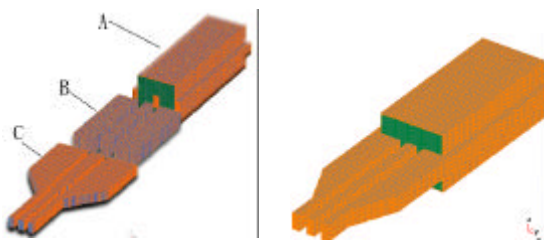


(圖 20) 高頻探針卡模組結構

1. 以微機電製程製作GSG 高頻探針

利用微機電製作高頻探針主要目的是希望改善高頻探針在晶圓測試上高成本的問題，由於許多積體電路微小化，操作在高頻率、高速度的環境下使用，傳統高頻探針的製作難度造成成本及交貨時間的增加。本實驗室目前正應用微機電(MEMS)製程技術為基礎，設計與製作高頻探針卡，藉由適當的阻抗匹配可以降低不必要的反射損耗，提高量測的正確性，並且改善 RF 積體電路測試的良率，以符合未來

的趨勢。配合微機電製程必須將探針各部分依序製作，在此將探針結構分成三部分製作，如圖 21(A) 所示為矩形同軸電纜；圖 21(B) 為共平面波導部分；圖 21(C) 為 CPW 與 CPW 的轉接部分。然後依序將這三部分組裝起來，如圖 21 為矩形同軸電纜與共平面波導的相匹配。



(圖 21) 台北科技大學設計的微機電高頻探針
(左側：分解圖；右側組合圖)

六、結論

應用微機電製程的優點，製作高精度、低單價探針卡為研究重點，目前本實驗室關於探針卡的研究著重於，「可含有力回饋垂直式探針卡」與「GSG 結構高頻探針卡」，藉由此篇文章的闡述，明確指出探針卡在半導體產業當中所扮演的重要角色，現階段半導體製程技術越來越精進，可是晶圓針測技術發展的脚步似乎還有一大段距離。垂直式探針卡應用範圍越來越廣，再者使用垂直式探針卡也必須搭配測試機台的對準系統，缺一不可，隨著半導體產業發展，探針卡必然佔有相當重要的地位。

七、參考文獻

- [1] B. Newboe, "The probe card dilemma," *Semi conduct. Int* (Sept, 1992), pp. 64.
- [2] R. Iscoff, "What's in the cards for wafer probing," *Semi conduct. Int* (June, 1994), pp. 76.
- [3] Seiji Sasho, Teruhisa Sakata, "Four multi probing test for 16 bit DAC with vertical contact probe card," *IEEE International test conference* (1996), pp.87~88.
- [4] Mark Beiley, Justin Leung, and S. Simon Wong, "A micromachined Array Probe Card - Fabrication process," *IEEE Transactions on components, packaging, and manufacturing technology - Part B*, Vol.18, No.1 (February, 1995), pp.179.
- [5] "A micro-machined array probe - card - characterization," *IEEE Trans. Comp, Packag, Manufact. Technol. B*, vol. 18, no. 1 (1995), pp. 184.
- [6] Yanwei Zhang, Yongxia Zhang, and R.B. Marcus, "Thermally Actuated Microprobes for a New Wafer Probe Card," *IEEE Journal of microelectromechanical systems*, Vol. 8, No.1 (March 1999), pp. 43~47.
- [7] Karl F.Zimmermann, "Si-probe A new technology for wafer probing," *IEEE International test conference* (1995), pp.108~110.

- [8] U.S. Patent, Patent Number: 6084420(Jul. 4, 2000).
- [9] 王敬業, “積體電路晶片在封裝前利用鎢探針量測系統及相關製程技術”, 交通大學電子工程系碩士論文 , p. 4~8 , 民國 88 年。
- [10] Takahiro Ito, Renshi Sawada, and Eiji Higurashi, “Micro IC probe for LSI testing,” IEEE (1999) , pp.263~266.
- [11] 蔡添泉, ”結合可迴授接觸力感測器之微機電探針卡的分析與設計”, 國立台北科技大學機電整合研究所碩士論文 , 2002
- [12] Jeremy Burr ;Gregory Nordgren; Eric W. Strid; Kimberly R.Gleason, “Coaxial wafer probe with tip shielding”,Oct.15,1996. (US5,565,788)

八、作者簡介



黃榮堂

現職：

台北科技大學機電整合研究所副教授
國科會北區微機電中心產學合作組組長

經歷：

工研院機械所電控組特約研究員 1993-1999

學歷：

美國加州大學洛杉磯分校機械博士

研究領域：

微機電技術、射頻通訊元件製作、封裝與
測試、生物晶片



賴文雄

現職：

台北科技大學機電整合研究所研究生

經歷：

曾任交通大學電信系研究助理 2001-
2002(影像辨識自動定位 IC 測試機製作)

研究領域：

微機電高密度垂直式探針卡製作